

# Informatyka 1

Politechnika Białostocka - Wydział Elektryczny  
Elektrotechnika, semestr II, studia niestacjonarne I stopnia  
Rok akademicki 2018/2019

## Wykład nr 6 (12.04.2019)

dr inż. Jarosław Forenc

## Plan wykładu nr 6

- Język C
  - pętle while i do...while
- Budowa komputera
  - procesory, moduły pamięci, obudowa (AT, ATX)
  - interfejsy wewnętrzne i zewnętrzne
- Struktura i funkcjonowanie komputera
  - procesor, rozkazy, przerwania, magistrala
  - pamięć komputerowa, hierarchia pamięci
  - pamięć podręczna

## Język C - pierwiastek kwadratowy

```
#include <stdio.h>
#include <math.h>

int main(void)
{
    float x, y;

    printf("Podaj liczbe: ");
    scanf("%f", &x);

    if (x>=0)
    {
        y = sqrt(x);
        printf("Pierwiastek liczby: %f\n", y);
    }
    else
        printf("Blad! Liczba ujemna\n");

    return 0;
}
```

Podaj liczbe: -3  
Blad! Liczba ujemna

Podaj liczbe: 3  
Pierwiastek liczby: 1.732051

## Język C - pierwiastek kwadratowy (pętla while)

```
#include <stdio.h>
#include <math.h>

int main(void)
{
    float x, y;

    printf("Podaj liczbe: ");
    scanf("%f", &x);
    while (x<0)
    {
        printf("Blad! Liczba ujemna\n\n");
        printf("Podaj liczbe: ");
        scanf("%f", &x);
    }
    y = sqrt(x);
    printf("Pierwiastek liczby: %f\n", y);

    return 0;
}
```

Podaj liczbe: -3  
Blad! Liczba ujemna

Podaj liczbe: -5  
Blad! Liczba ujemna

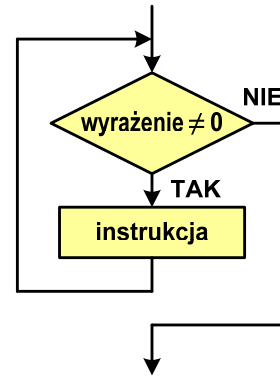
Podaj liczbe: 3  
Pierwiastek liczby: 1.732051

## Język C - pętla while

```
while (wyrażenie)  
instrukcja
```

- „dopóki wyrażenie w nawiasach jest prawdziwe wykonuj instrukcję”

- Wyrażenie w nawiasach:
  - prawdziwe** - gdy jego wartość jest różna od zera
  - falsywe** - gdy jego wartość jest równa zero
- Jako wyrażenie najczęściej stosowane jest **wyrażenie logiczne**



## Język C - pętla while

```
while (wyrażenie)  
instrukcja
```

- Instrukcja:
  - prosta** - jedna instrukcja zakończona średnikiem
  - złożona** - jedna lub kilka instrukcji objętych nawiasami klamrowymi

```
int x = 10;  
while (x>0)  
    x = x - 1;
```

```
int x = 10;  
while (x>0)  
{  
    printf("%d\n", x);  
    x = x - 1;  
}
```

## Język C - suma liczb dodatnich

```
#include <stdio.h>  
#include <math.h>  
  
int main(void)  
{  
    int x, suma = 0;  
  
    printf("Podaj liczbe: ");  
    scanf("%d", &x);  
  
    while(x>0)  
    {  
        suma = suma + x;  
        printf("Podaj liczbe: ");  
        scanf("%d", &x);  
    }  
    printf("Suma liczb: %d\n", suma);  
  
    return 0;  
}
```

```
Podaj liczbe: 4  
Podaj liczbe: 8  
Podaj liczbe: 2  
Podaj liczbe: 3  
Podaj liczbe: 5  
Podaj liczbe: -2  
Suma liczb: 22
```

## Język C - pętla while

- Program pokazany na poprzednim slajdzie zawiera typowy schemat przetwarzania danych z wykorzystaniem pętli **while**

```
printf("Podaj liczbe: ");  
scanf("%d", &x);
```

wczytanie danych

```
while (x>0)  
{
```

```
    suma = suma + x;
```

operacje na danych

```
    printf("Podaj liczbe: ");  
    scanf("%d", &x);  
}
```

wczytanie danych

- Dane mogą być wczytywane z klawiatury, pliku, itp.

## Język C - pętla while (break, continue)

- `break` i `continue` są to instrukcje skoku

```
int x=0;
while (x<10)
{
    x++;
    if (x%2==0)
        continue;
    if (x%5==0)
        break;
    printf("%d\n", x);
}
```

□ `continue` przerywa bieżącą iterację

□ `break` przerywa wykonywanie pętli

## Język C - pętla while (najczęstsze błędy)

- Postawienie średnika po wyrażeniu w nawiasach powoduje powstanie pętli nieskończonej - program zatrzymuje się na pętli

```
int x = 10;
while (x>0);
    printf("%d ", x--);
```



- Brak aktualizacji zmiennej powoduje także powstanie pętli nieskończonej - program wyświetla wielokrotnie tę samą wartość

```
int x = 10;
while (x>0)
    printf("%d ", x);
```

10 10 10 10 10 ...

## Język C - pętla while (pętla nieskończona)

- W pewnych sytuacjach celowo stosuje się pętlę nieskończoną (np. w mikrokontrolerach)

```
while (1)
{
    instrukcja
    instrukcja
    ...
}
```

- W układach mikroprocesorowych program działa aż do wyłączenia zasilania

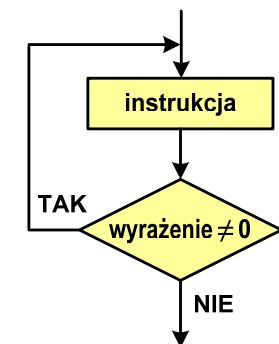
## Język C - pętla do ... while

```
do
    instrukcja
while (wyrażenie);
```

- „wykonuj instrukcję dopóki wyrażenie w nawiasach jest prawdziwe”

- Wyrażenie w nawiasach:

- `prawdziwe` - gdy jego wartość jest różna od zera
- `falszywe` - gdy jego wartość jest równa zero



## Język C - pętla do ... while

```
do  
    instrukcja  
while (wyrażenie);
```

- Instrukcja:
  - **prosta** - jedna instrukcja zakończona średnikiem
  - **złożona** - jedna lub kilka instrukcji objętych nawiasami klamrowymi

```
int x = 10;  
do  
    x = x - 1;  
while (x>0);
```

```
int x = 10;  
do  
{  
    printf("%d\n", x);  
    x = x - 1;  
}  
while (x>0);
```

## Język C - pętla do ... while (break, continue)

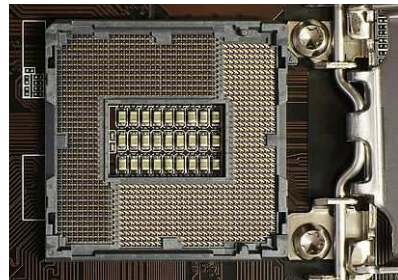
- **break** i **continue** są to instrukcje skoku

```
int x=0;  
do  
{  
    x++;  
    if (x%5==0)  
        break;  
    if (x%2==0)  
        continue;  
    printf("%d\n", x);  
}  
while (i<10);
```

- **break** przerywa wykonywanie pętli
- **continue** przerywa bieżącą iterację

## Procesory Intel - LGA 1150 (Socket H3)

- LGA (Land Grid Array) - na procesorze złożone, miedziane, płaskie styki, dociskane do pinów w gnieździe na płycie głównej
- czerwiec 2013 roku, liczba pinów: 1150
- procesory:
  - Haswell (22 nm): Celeron, Pentium, Core i3 / i5 / i7
  - Broadwell (14 nm): Core M, Celeron, Pentium, Core i3 / i5 / i7
- chipsety:
  - Haswell: H81, B85, Q85, Q87, H87, Z87
  - Broadwell: Z97, H97



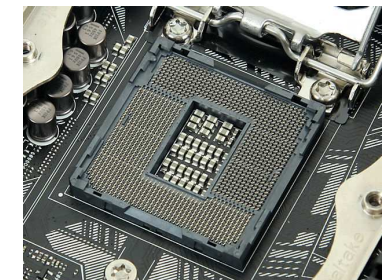
LGA 1150

## Procesory Intel - LGA 1151 (Socket H4)

- sierpień 2015 roku, liczba pinów: 1151
- procesory Skylake (14 nm) i Kaby Lake (14 nm)
- wsparcie dla pamięci RAM: DDR4, DDR3(L)



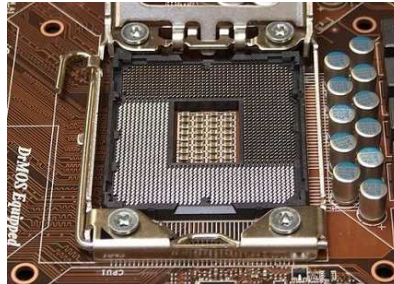
Core i7-6700K



LGA 1151

## Procesory Intel - LGA 2011 (Socket R)

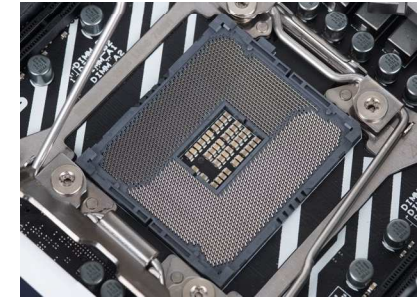
- listopad 2011 roku, liczba pinów: 2011
- procesory:
  - Sandy Bridge-E/EP (22 nm): Core i7, Xeon
  - Ivy Bridge-E/EP (14 nm): Core i7, Xeon
  - Haswell-E (22 nm): Core i7
- chipsety: Intel X79, X99
- 4-kanałowy kontroler pamięci
- PCI Express 3.0
- inne wersje:
  - LGA 2011-1 (luty 2014)
  - LGA 2011-v3 (sierpień 2014)



LGA 2011

## Procesory Intel - LGA 2066 (Socket R4)

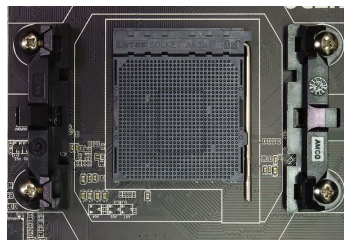
- czerwiec 2017, liczba pinów: 2066
- procesory:
  - Skylake-X
  - Kaby Lake-X
  - Skylake-SP
  - Cascade Lake-X
- chipsety: Intel X299



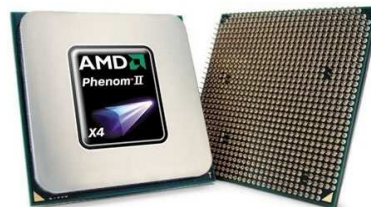
LGA 2066

## Procesory AMD - Socket AM3+

- PGA-ZIF - nóżki znajdują się na procesorze
- 2011 rok, liczba kontaktów: 942
- mikroarchitektura Bulldozer
- procesory: Athlon II, Phenom II, FX



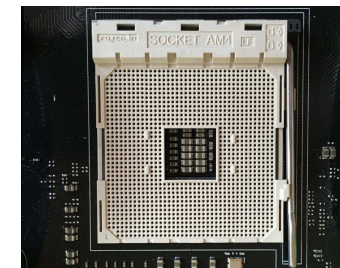
Socket AM3+



AMD Phenom II

## Procesory AMD - Socket AM4

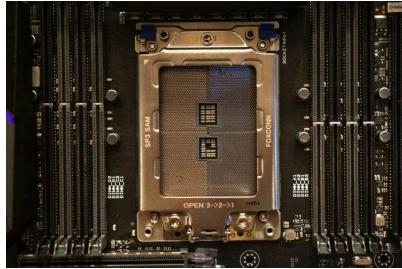
- 2017 rok, liczba kontaktów: 1331
- mikroarchitektura: Zen, Excavator
- obsługa: DDR4 Memory, PCIe Gen 3, USB 3.1 Gen2 10Gbps, NVMe
- procesory: Bristol Ridge, Summit Ridge, Raven Ridge



Socket AM4

## Procesory AMD - Socket TR4

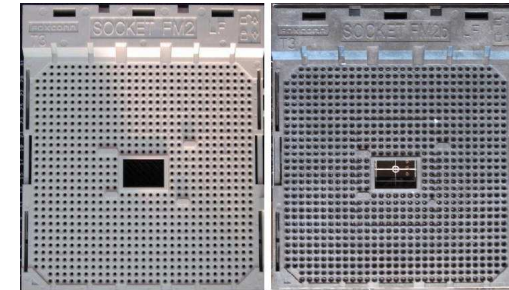
- 10 sierpnia 2017 r., liczba pinów: 4094
- inne nazwy: Socket Threadripper 4, Socket SP3r2
- procesory: Zen, Ryzen Threadripper
- pierwsza podstawka LGA przeznaczona na rynek konsumencki



Socket AM4

## Procesory AMD - Socket FM2/FM2+

- FM2: wrzesień 2012, liczba kontaktów: 904, AMD Trinity
- FM2+: 2013, liczba kontaktów: 906, AMD Kaveri
- przeznaczenie: **APU** (Accelerated Processing Unit) drugiej generacji
- APU - połączenie tradycyjnego procesora x86 z proc. graficznym



Socket FM2

Socket FM2+

## Moduły pamięci

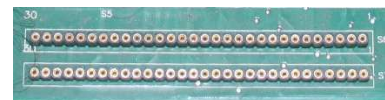
### DIP

- Dual In-line Package
- zastosowanie: XT, AT
- rok: 1981



### SIPP

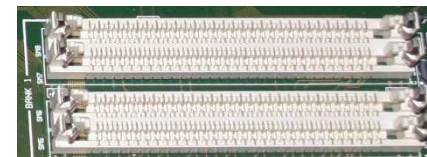
- Single In-line Pin Package
- liczba pinów: 30
- zastosowanie: AT, 286, 386
- rok: 1983



## Moduły pamięci

### SIMM (30-pins)

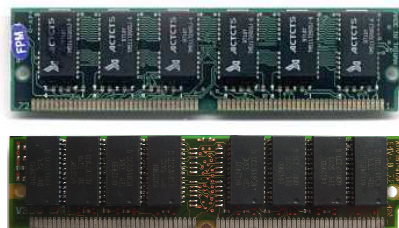
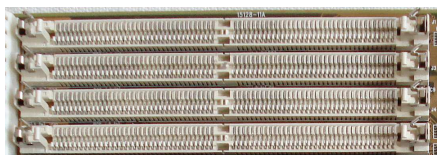
- Single Inline Memory Module
- liczba styków: 30 (te same styki po obu stronach modułu)
- pojemność: 256 KB, 1 MB, 4 MB, 16 MB
- zastosowanie: 286, 386, 486
- rok: 1994



## Moduły pamięci

### SIMM (72-pins)

- Single Inline Memory Module
- liczba styków: 72 (te same styki po obu stronach modułu)
- pojemność [MB]: 1, 2, 4, 8, 16, 32, 64, 128
- zastosowanie: 486, Pentium, AMD K5, AMD K6
- rok: 1996



## Moduły pamięci

### SDR SDRAM

- Single Data Rate Synchronous Dynamic Random Access Memory
- liczba styków: 168
- pojemność [MB]: 16, 32, 64, 128, 256, 512
- zasilanie: 3,3 V
- zastosowanie: Pentium, Pentium II, Pentium III, Pentium IV Celeron, AMD K6

| Oznaczenie | Częstotliwość | Przepustowość | Czas dostępu | Rok  |
|------------|---------------|---------------|--------------|------|
| PC66       | 66 MHz        | 533 MB/s      | 12-15 ns     | 1997 |
| PC100      | 100 MHz       | 800 MB/s      | 8-10 ns      | 1998 |
| PC133      | 133 MHz       | 1067 MB/s     | 7,5 ns       | 1999 |

## Moduły pamięci

### DIMM

- Dual In-Line Memory Module
- styki po przeciwnych stronach modułu mają inne znaczenie
- najczęściej stosowane moduły DIMM:
  - 72-pinowe, stosowane w SO-DIMM (32-bitowe)
  - 144-pinowe, stosowane w SO-DIMM (64-bitowe)
  - 168-pinowe, stosowane w SDR SDRAM
  - 184-pinowe, stosowane w DDR SDRAM
  - 240-pinowe, stosowane w DDR2 SDRAM
  - 240-pinowe, stosowane w DDR3 SDRAM
  - 288-pinowe, stosowane w DDR4 SDRAM

## Moduły pamięci

### SDR SDRAM



## Moduły pamięci

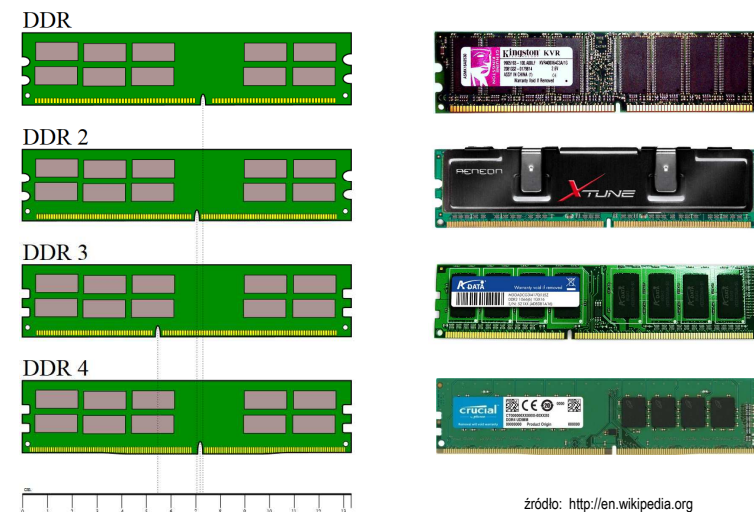
### DDR SDRAM

- Double Data Rate Synchronous Dynamic Random Access Memory

| Typ                    | Piny | Zasilanie                | Rok       |
|------------------------|------|--------------------------|-----------|
| DDR                    | 184  | 2,5 V                    | 1999      |
| DDR2                   | 240  | 1,8 V                    | 2003      |
| DDR3<br>DDR3L<br>DDR3U | 240  | 1,5 V<br>1,35 V<br>1,2 V | 2007/2009 |
| DDR4                   | 288  | 1,2 V                    | 2014      |

- DDR przesyła 2 bity w ciągu jednego taktu zegara
- DDR2 przesyła 4 bity w ciągu jednego taktu zegara

## Moduły pamięci DDR - porównanie



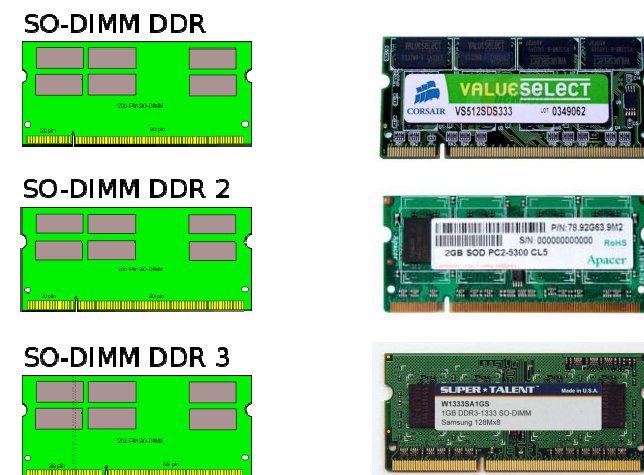
źródło: <http://en.wikipedia.org>

## Moduły pamięci

### SO-DIMM

- Small Outline Dual In-line Memory Module
- stosowane głównie w laptopach, drukarkach, ruterach
- najczęściej stosowane moduły:
  - 72-pinowe (32-bitowe)
  - 100-pinowe
  - 144-pinowe (64-bitowe)
  - 200-pinowe pamięci DDR SDRAM i DDR-II SDRAM
  - 204-pinowe DDR3
  - 260-pinowe DDR4

## Moduły pamięci SO-DIMM - porównanie





## Obudowa komputera - podział (wymiary, kształt)



Desktop



Mini-ITX



Mini tower



Midi tower

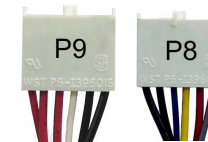


Big tower

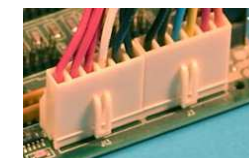
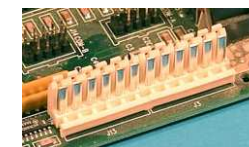
## Obudowa komputera - architektura AT



Zasilacz AT



P9/P8 connectors

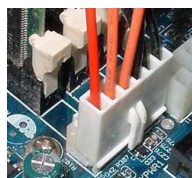


źródło:  
<http://www.playtool.com/pages/psuconnectors/connectors.html>

## Obudowa komputera - architektura AT



4-pin Molex connector



6-pin Auxiliary Power Connector



4-pin Berg connectors

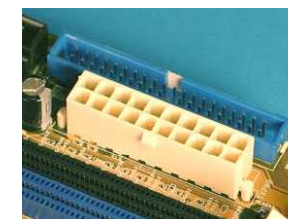
## Obudowa komputera - architektura ATX



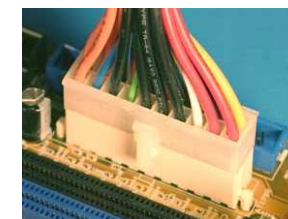
Zasilacz ATX



20-pin ATX power connector



Złącze 20-pinowe  
można włożyć do  
gniazda 24-pinowego



źródło:  
<http://www.playtool.com/pages/psuconnectors/connectors.html>

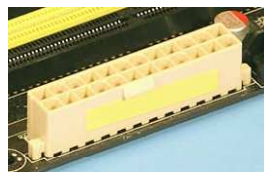
## Obudowa komputera - architektura ATX



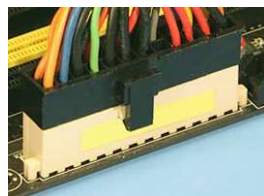
Zasilacz ATX



24-pin ATX power connector



Złącze 24-pinowe można włożyć do gniazda 20-pinowego



źródło:  
<http://www.playtool.com/pages/psuconnectors/connectors.html>

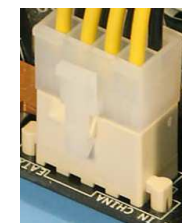
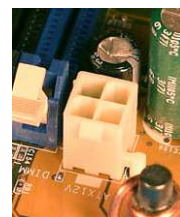
## Obudowa komputera - architektura ATX



4-pin ATX 12 V



8-pin ATX 12 V



## Obudowa komputera - architektura ATX



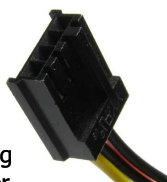
6-pin PCI Express



8-pin PCI Express



Serial ATA power connector

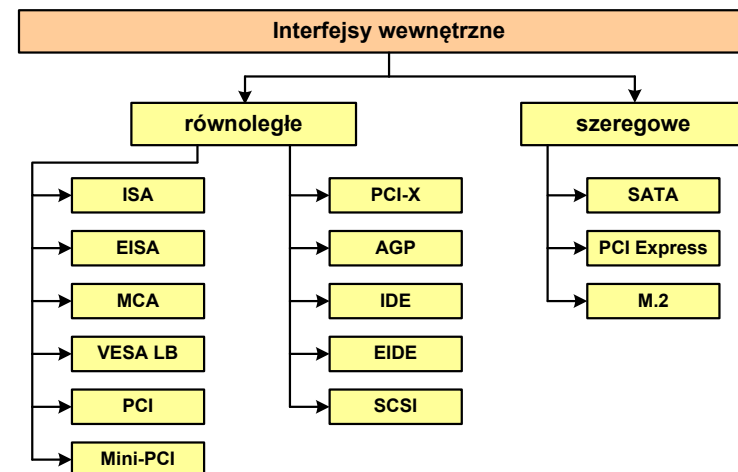


4-pin Berg connector



4-pin Molex connector

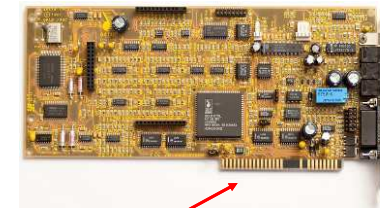
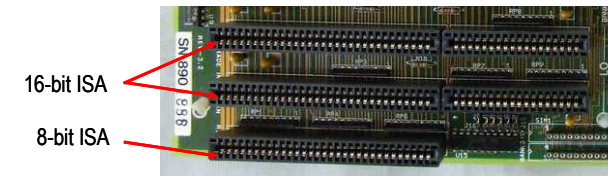
## Interfejsy sprzętowe komputera



## ISA (wewnętrzny, równoległy)

- **ISA** - Industry Standard Architecture
- standard magistrali oraz złącza kart rozszerzeń
- 8-bit ISA (1981 rok), 16-bit ISA (1984 rok)
- 8-bitowa (XT) i 16-bitowa (AT) szyna danych
- 24-bitowa szyna adresowa
- teoretyczna przepustowość: 8 Mb/s (praktycznie: 1,6-1,8 Mb/s)
- stosowana w:
  - kartach graficznych
  - kartach muzycznych
  - kartach sieciowych
  - kontrolerach I/O

## ISA (wewnętrzny, równoległy)



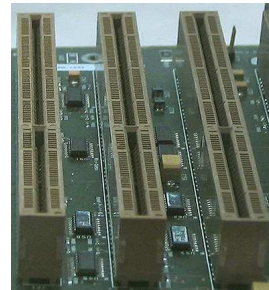
## EISA (wewnętrzny, równoległy)

- **EISA** - Extended Industry Standard Architecture
- standard magistrali oraz złącza kart rozszerzeń zaprojektowany dla 32-bitowych komputerów 80386
- przepustowość: 33 MB/s
- rzadko spotykana

EISA



ISA

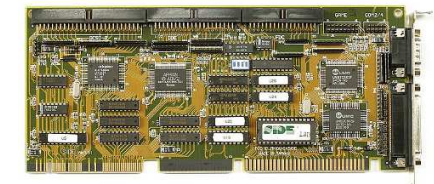


## VESA Local Bus (wewnętrzny, równoległy)

- **VESA Local Bus** - Video Electronics Standards Association Local Bus
- opracowana w 1992 r. szyna danych będąca rozszerzeniem standardowego 8/16-bitowego interfejsu ISA
- złącze wykorzystywane przez karty graficzne, muzyczne i I/O
- używane na płytach z procesorem 80486



Płyta główna ze złączami VESA Local Bus



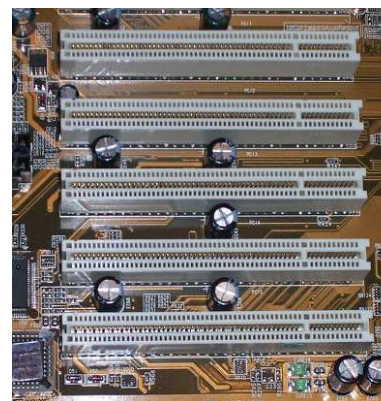
Multi-I/O-Controller

## PCI (wewnętrzny, równoległy)

- **PCI** - Peripheral Component Interconnect
- magistrala komunikacyjna przeznaczona do przyłączenia kart rozszerzeń do płyty głównej w komputerach PC
- zastąpiła magistrale ISA i VESA Local Bus
- używana w kartach graficznych, muzycznych, sieciowych, kontrolerów dysków

| Wersja                        | PCI 2.0  | PCI 2.1  | PCI 2.2   | PCI 2.3  |
|-------------------------------|----------|----------|-----------|----------|
| Rok                           | 1993     | 1994     | 1999      | 2002     |
| Max. szerokość szyny danych   | 32 bity  | 64 bity  | 64 bity   | 64 bity  |
| Max. częstotliwość taktowania | 33 MHz   | 66 MHz   | 66 MHz    | 66 MHz   |
| Max. przepustowość            | 132 MB/s | 528 MB/s | 528 MB/s  | 528 MB/s |
| Napięcie                      | 5 V      | 5 V      | 5 / 3,3 V | 3,3 V    |

## PCI (wewnętrzny, równoległy)



Płyta główna z gniazdami 32-bitowej szyny PCI



USB 2.0 5-Port PCI Card



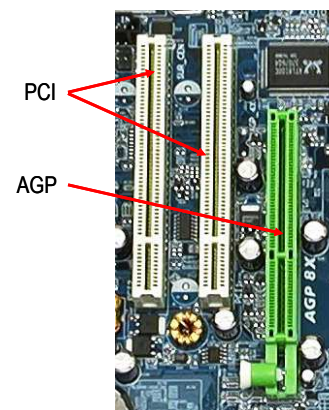
nVIDIA GeForce MX4000 Video Card

## AGP (wewnętrzny, równoległy)

- **AGP** - Accelerated / Advanced Graphics Port
- opracowana w 1996 r. przez firmę Intel
- 32-bitowa modyfikacja magistrali PCI zoptymalizowana do szybkiego przesyłania dużej ilości danych pomiędzy pamięcią operacyjną a kartą graficzną
- maksymalna moc pobierana przez kartę AGP to 35-40 W
- przy większym zapotrzebowaniu na energię doprowadza się dodatkowe zasilanie (złącze Molex)

| Wersja  | Rok  | Napięcie | Mnożniki / Przepustowość                     |
|---------|------|----------|--|
| AGP 1.0 | 1996 | 3,3 V    | 1x - 267 MB/s, 2x - 533 MB/s                 |
| AGP 2.0 | 1998 | 1,5 V    | 1x - 267 MB/s, 2x - 533 MB/s, 4x - 1067 MB/s |
| AGP 3.0 | 2002 | 0,8 V    | 4x - 1067 MB/s, 8x - 2133 MB/s               |

## AGP (wewnętrzny, równoległy)



PCI

AGP



AGP Video Card



AGP Video Card

## IDE (wewnętrzny, równoległy)

- **IDE** - Intelligent Drive Electronics, Integrated Device Electronics
- inne nazwy:
  - ATA - Advanced Technology Attachments
  - AT-BUS
  - PATA - Parallel ATA
- interfejs przeznaczony do komunikacji z dyskami twardymi
- w systemie tym, w przeciwieństwie do poprzedniego ST412/506, kontroler jest zintegrowany z dyskiem
- dyski komunikują się z szynami systemowymi za pośrednictwem host-adaptora umieszczonego na płycie głównej lub dodatkowej karcie rozszerzającej (starsze systemy)
- IDE dopuszczał obsługę do dwóch dysków twardych (Master i Slave) o maksymalnej pojemności 504 MB (dziesiętnie 528 MB)

## IDE (wewnętrzny, równoległy)

- maksymalna długość przewodu łączącego dysk z host adapterem wynosiła 18 cali, czyli ok. 46 cm
- przewód ten miał trzy wtyki - kontroler, urządzenie Master i Slave
- żadne przewody nie były krzyżowane, dlatego fizyczna kolejność urządzeń na magistrali nie odgrywała żadnej roli



## EIDE (wewnętrzny, równoległy)

- **EIDE** - Enhanced IDE
- EIDE miał usunąć ograniczenia standardu IDE, zapewniając przy tym pełną z nim zgodność
- opracowano różne wersje standardu EIDE:
  - ATA-2 (1994 r.)
  - ATA-3 (1996 r.)
  - ATA/ATAPI-4 (1997 r.) - możliwość podłączenia innych urządzeń niż dysk twardy - streamer, CD-ROM
  - ATA-ATAPI-5 (2000 r.)
  - ATA-ATAPI-6
- EIDE umożliwia obsługę dwóch host-adaptów (Primary, Secondary), czyli podłączenie do czterech urządzeń

## EIDE (wewnętrzny, równoległy)

- Problem ograniczenia pojemności dysków standardu IDE do 504 MB został rozwiązany na dwa sposoby:
  - adresowanie CHS (ang. Cylinder, Head, Sector)
  - adresowanie LBA (ang. Logical Block Addressing)
- Zwiększenie pasma przepustowego magistrali osiągnięto przez zastosowanie trybów pracy:
  - Ultra DMA/33 (Ultra-ATA) - przewód 40-żyłowy,
  - Ultra DMA/66 - 40 przewodów sygnałowych, ale przewód 80-żyłowy - każdy przewód sygnałowy oddzielony jest od sąsiada dodatkową linią masy, poszczególne wtyki przewodu opisane są i oznaczone różnymi kolorami: kontroler - niebieski, Master - czarny, Slave - szary,
  - Ultra ATA/100
  - Ultra ATA/133



## SCSI (wewnętrzny, równoległy)

- **SCSI** - Small Computer Systems Interface
- równoległa magistrala danych przeznaczona do przesyłania danych między urządzeniami (dyski twarde, skanery, drukarki, nagrywarki)
- wykorzystywana głównie w wysokiej klasy serwerach i stacjach roboczych
- magistrala wymaga zakończenia jej terminatorem



| Wersja                       | Przepustowość | Rok  |
|------------------------------|---------------|------|
| SCSI-1                       | 5 MB/s        | 1986 |
| SCSI-2 (Fast SCSI)           | 10 MB/s       | 1994 |
| SCSI-2 (Wide SCSI)           | 20 MB/s       | 1994 |
| SCSI-3 (Ultra SCSI)          | 20-40 MB/s    | 1996 |
| Ultra2 SCSI                  | 40-80 MB/s    | 1997 |
| Ultra3 SCSI (Ultra 160 SCSI) | 160 MB/s      | 1999 |
| Ultra4 SCSI (Ultra 320 SCSI) | 320 MB/s      | 2002 |
| Ultra 640 SCSI               | 640 MB/s      | 2003 |

## SCSI (wewnętrzny, równoległy)



Kontroler SCSI



Kabel SCSI

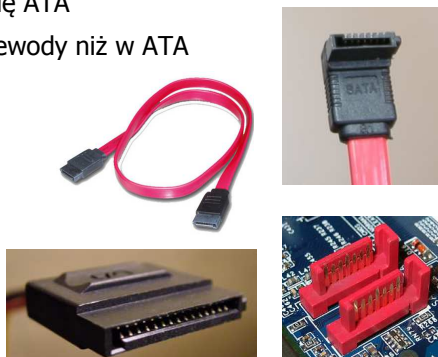


Skaner ze złączem SCSI

## Serial ATA (wewnętrzny, szeregowy)

- **Serial ATA** - Serial Advanced Technology Attachment, SATA
- szeregową magistralę służącą do komunikacji Host Bus Adaptera z urządzeniami pamięci masowej (dyski twarde, napędy optyczne)
- zastąpiła równoległą magistralę ATA
- węższe i dłuższe (do 1 m) przewody niż w ATA
- 7-pinowa wtyczka sygnałowa
- 15-pinowa wtyczka zasilania

| Generacja      | Przepustowość               |
|----------------|-----------------------------|
| SATA I         | 1,5 Gbit/s (ok. 150 MB/s)   |
| SATA II        | 3,0 Gbit/s (ok. 300 MB/s)   |
| SATA III (3.0) | 6,0 Gbit/s (ok. 600 MB/s)   |
| SATA III (3.2) | 16,0 Gbit/s (ok. 1969 MB/s) |



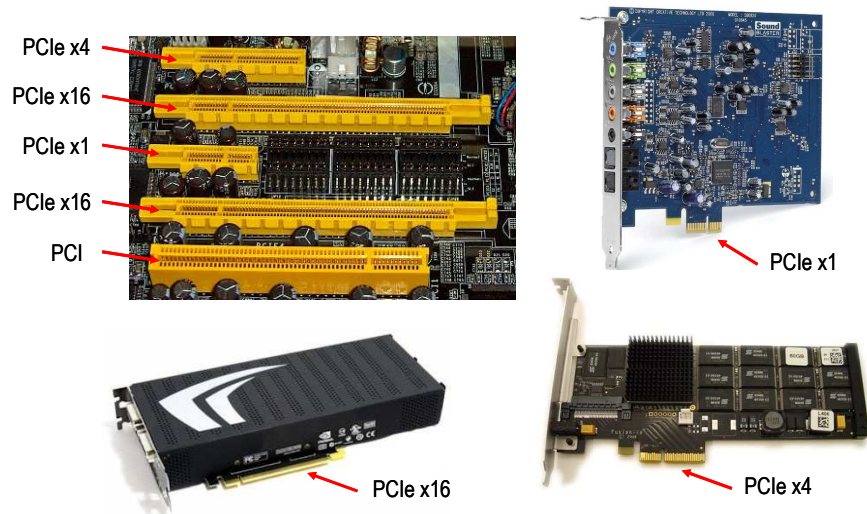
## PCI Express (wewnętrzny, szeregowy)

- **PCI Express** - Peripheral Component Interconnect Express, PCIe
- złącze przeznaczone do instalacji kart rozszerzeń na płycie głównej (graficzne, muzyczne, sieciowe, kontrolery IDE, SATA, USB)
- każde urządzenie jest połączone bezpośrednio z kontrolerem
- PCI Express zastąpił PCI i AGP
- jeśli podłączona karta wymaga więcej energii to jest zasilana przez dodatkowy przewód

| Wersja | Wersja | Piny | Przepustowość | Max. moc | Rok  |
|--------|--------|------|---------------|----------|------|
| v1.0   | ×1     | 2×18 | 500 MB/s      | 75 W     | 2004 |
|        | ×4     | 2×32 | 2000 MB/s     |          |      |
|        | ×8     | 2×49 | 4000 MB/s     |          |      |
|        | ×16    | 2×82 | 8000 MB/s     |          |      |
| v2.0   | ×16    | 2×82 | 16000 MB/s    | 150 W    | 2007 |
| v3.0   | ×16    | 2×82 | 32000 MB/s    | 300 W    | 2011 |

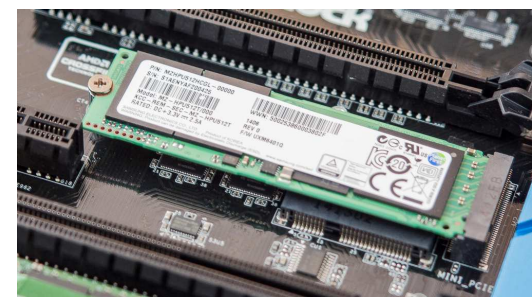
uwaga: Przepustowość - przepustowość w obie strony

## PCI Express (wewnętrzny, szeregowy)

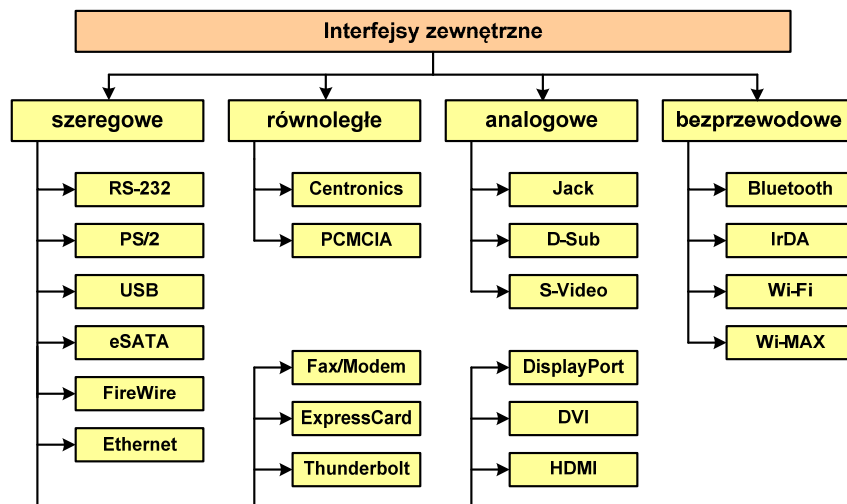


## M.2 (wewnętrzny, szeregowy)

- inna nazwa: NGFF - Next Generation Form Factor
- złącze kart rozszerzeń zastępujące interfejs mSATA
- prędkość transmisji do 2 GB/s



## Interfejsy sprzętowe komputera



## RS-232 (zewnętrzny, szeregowy)

- **RS-232** (Recommended Standard 232)
- 1962 rok
- magistrala przeznaczona do szeregowej transmisji danych
- najbardziej popularna wersja standardu: RS-232C
- przepustowość: do 115,2 kbit/s
- długość magistrali: do ok. 15 m
- w architekturze PC przewidziano obecność do 4 portów COM (COM1-COM4)
- zastosowania: mysz komputerowa, modemy, telefony komórkowe, łączenie dwóch komputerów kablem, starsze drukarki, tunery satelitarne, programowanie układów logicznych
- obecnie zastąpiona przez USB

## RS-232

(zewnątrzny, szeregowy)



DE-9 (gniazdo męskie)



DB-25 (gniazdo żeńskie)



DE-9 (wtyk żeński)



DB-25 (wtyk męski)

## PS/2

(zewnątrzny, szeregowy)

- złącze używane do podłączenia klawiatury i myszy komputerowej
- IBM, 1987 rok
- zastąpiło złącze szeregowo myszy DE-9 i złącze klawiatury DIN
- przepustowość: 40 kB/s
- długość: 1,8 m
- zastąpione przez USB
- klawiatura - kolor fioletowy
- mysz - kolor zielony



6-pin Mini-DIN connector

## USB

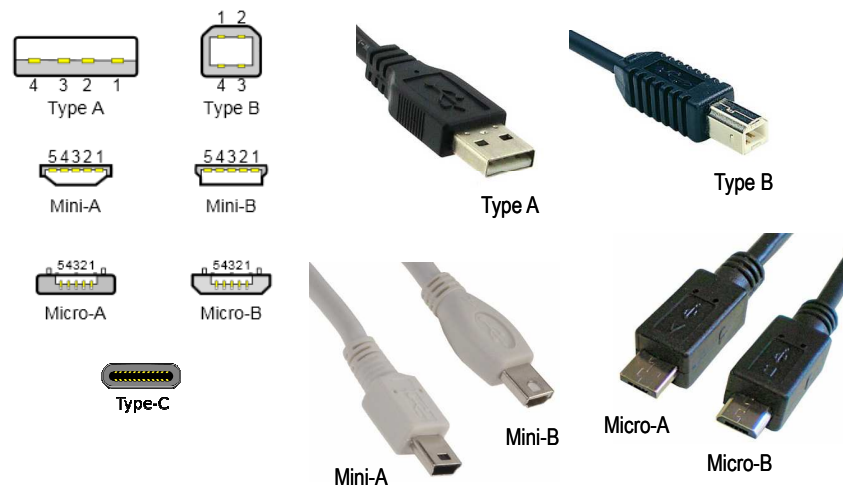
(zewnątrzny, szeregowy)

- **USB** (Universal Serial Bus)
- port komunikacyjny zastępujący stare porty szeregowo i równoległe
- zastosowanie: kamery i aparaty cyfrowe, telefony komórkowe, dyski, modemy, skanery, myszki, klawiatury, pen-drive'y, ...
- w systemie Windows obsługa USB od Windows 95 OSR2

| Wersja                | Przepustowość   | Rok  | Zasilanie   | Przewód |
|-----------------------|-----------------|------|-------------|---------|
| USB 1.1 (Low Speed)   | do 1,5 Mbit/s   | 1998 | 5 V, 500 mA | 3 m     |
| USB 1.1 (Full Speed)  | do 12 Mbit/s    | 1998 | 5 V, 500 mA | 5 m     |
| USB 2.0 (Hi-Speed)    | do 480 Mbit/s   | 2000 | 5 V, 500 mA | 5 m     |
| USB 3.0 (SuperSpeed)  | do 4,8 Gbit/s   | 2008 | 5 V, 900 mA | 3 m     |
| USB 3.1 (SuperSpeed+) | do ok.10 Gbit/s | 2014 | 5 V, 2 A    | 1 m     |

## USB

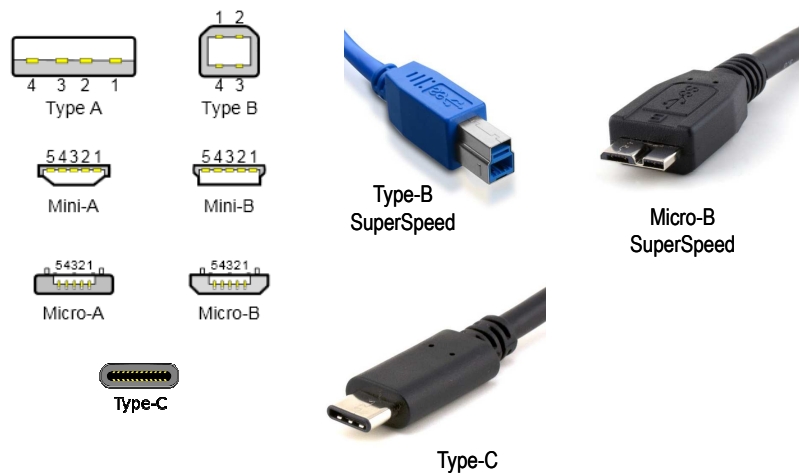
(zewnątrzny, szeregowy)





## USB

(zewnątrzny, szeregowy)



## eSATA

(zewnątrzny, szeregowy)

- eSATA (external SATA) - 2004 rok
- zewnętrzny port SATA 3 Gbit/s przeznaczony do podłączania pamięci masowych zewnętrznych
- maksymalne przepustowości: 150 MB/s, 300 MB/s
- maksymalna długość kabla: 2 m



## FireWire

(zewnątrzny, szeregowy)

- standard złącza szeregowego umożliwiający szybką komunikację i synchroniczne usługi w czasie rzeczywistym
- 1995 rok, dokument IEEE 1394
- przepustowość: 400/800/1600/3200 Mbit/s
- długość kabla: do 4,5 m
- złącze: IEEE-1394 (4, 6 lub 9 pinów)
- zastosowania: kamery i aparaty cyfrowe, skanery, drukarki



9-pin, 6-pin connectors



4-pin connectors



6-pin IEEE-1394 ports

## Ethernet

(zewnątrzny, szeregowy)

- BNC (Bayonet Neill-Concelman) - złącze stosowane do łączenia sieci komputerowych zbudowanych z kabli koncentrycznych
- występuje w wersji 50 i 75-omowej



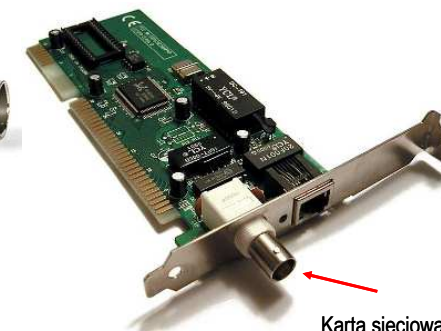
Złącze BNC



Trójnik



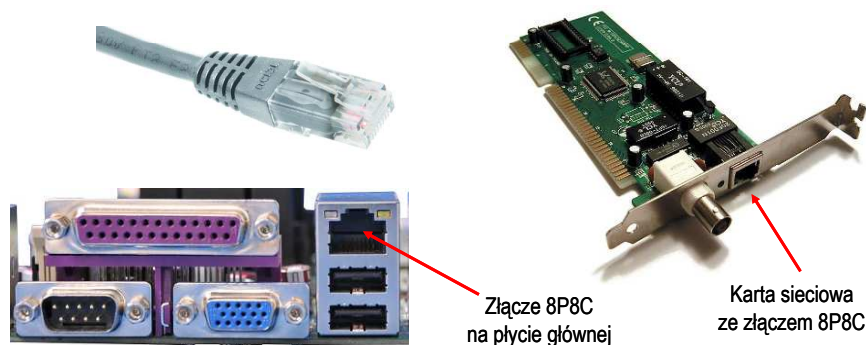
Terminator



Karta sieciowa ze złączem BNC

## Ethernet (zewnątrzny, szeregowy)

- **8P8C (8 Position 8 Contact)** - ośmiostykowe złącze wykorzystywane w sprzęcie komputerowym i telekomunikacyjnym
- nazywane RJ-45



## Fax/Modem (RJ-11) (zewnątrzny, szeregowy)

- **RJ-11 (Registered Jack - Type 11)** - złącze stosowane do podłączania sprzętu telekomunikacyjnego (linii telefonicznej)
- **6P2C (6 Position 2 Contact)** - sześciokrotny wtyk telefoniczny z dwoma stykami stosowany do zakończenia przewodów łączących sprzęt telekomunikacyjny



## Thunderbolt (zewnątrzny, szeregowy)

- interfejs do podłączania urządzeń zewnętrznych
- w założeniu ma zastąpić USB, FireWire, HDMI
- opracowanie - 2009 rok, pierwsze urządzenia - 2011 rok
- Intel, Apple Inc.
- przepustowość: 10 Gbit/s (Thunderbolt 1), 20 Gbit/s (Thunderbolt 2)



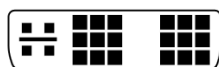
## DisplayPort (zewnątrzny, szeregowy)

- **DisplayPort** - uniwersalny interfejs cyfrowy do przesyłania dźwięku i obrazu z prędkością 1,62 lub 2,7 Gb/s
- opracowany w 2006 roku
- dwukierunkowa wymiana informacji
- możliwa ochrona sygnału technologią DRM



## DVI (zewnątrzny, szeregowy)

- **DVI (Digital Visual Interface)** - standard złącza pomiędzy kartą graficzną a monitorem komputera
- wersje:
  - **DVI-I** - przesyła dane cyfrowe i analogowe
  - **DVI-D** - przesyła dane cyfrowe
  - **DVI-A** - przesyła dane analogowe



DVI-I (Single Link)



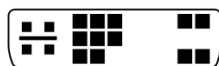
DVI-I (Dual Link)



DVI-D (Single Link)



DVI-D (Dual Link)



DVI-A

## HDMI (zewnątrzny, szeregowy)

- **HDMI (High Definition Multimedia Interface)** - interfejs do przesyłania cyfrowego, nieskompresowanego sygnału audio i wideo
- wrzesień 2003 r.
- wersje:
  - 1.0, 1.1, 1.2, 1.3, 1.4
  - 2.0, 2.0a, 2.0b (4096x2160p60)
  - 2.1 (2017 r., 48 Gb/s, 7680x4320p120)



## IEEE 1284 (zewnątrzny, równoległy)

- port równoległy wykorzystywany do podłączenia urządzeń peryferyjnych (drukarki, skanery, plotery)
- nazywany **portem równoległym** lub **LPT** (Line Print Terminal)
- standard IEEE 1284 został opracowany w 1994 roku
- zapewnia kompatybilność z używanym w latach 70-tych jednokierunkowym portem **Centronics**
  - LPT1, I/O Port 0x378, IRQ7 + LPT2, I/O Port 0x278, IRQ5
- protokoły transmisji danych (wybrane):
  - **SPP** (Standard Parallel Port) - tryb kompatybilności z Centronics, możliwość transmisji dwukierunkowej, transfer do 150 kb/s, obsługa za pomocą przerwań
  - **EPP** (Enhanced Parallel Port) - sprzętowo ustalone parametry transmisji (automatycznie), brak kanału DMA
  - **ECP** (Extended Capability Port) - używa DMA, transfer do 2 Mb/s

## IEEE 1284 (zewnątrzny, równoległy)



Port równoległy w laptopie



DB-25



Port równoległy na płycie głównej

## PCMCIA (zewnątrzny, równoległy)

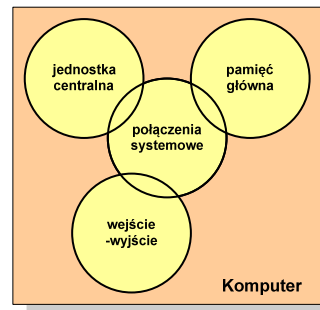
- Personal Computer Memory Card International Association
- 1991 - standard interfejsu wejścia-wyjścia dla kart pamięci
- w kolejnych latach przekształcony w karty rozszerzeń, pełniące funkcje modemu, faksmodemu, karty sieciowej, Wi-Fi
- ustandaryzowane wymiary: 85,6 × 54 mm
- podział ze względu na wielkość:
  - **typ I** - grubość 3,3 mm; karty pamięci SRAM lub Flash
  - **typ II** - grubość 5,0 mm; karty rozszerzeń (modem, karta sieciowa)
  - **typ III** - grubość 10,5 mm; karty rozszerzeń (dysk twardy)
- podział ze względu na interfejs:
  - **PC Card 16** - interfejs magistrali ISA 16bit, zasilanie 5 V
  - **CardBus** - interfejs magistrali PCI 32bit, zasilanie 3-3,3 V

## PCMCIA (zewnątrzny, równoległy)



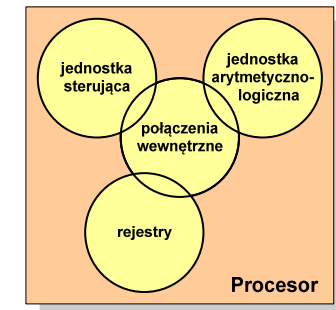
## Ogólna struktura systemu komputerowego

- Komputer tworzą cztery główne składniki:
  - **procesor** (jednostka centralna, CPU) - steruje działaniem komputera i realizuje przetwarzanie danych
  - **pamięć główna** - przechowuje dane
  - **wejście-wyjście** - przenosi dane między komputerem a jego otoczeniem zewnętrznym
  - **połączenia systemu** - mechanizmy zapewniające komunikację między składnikami systemu



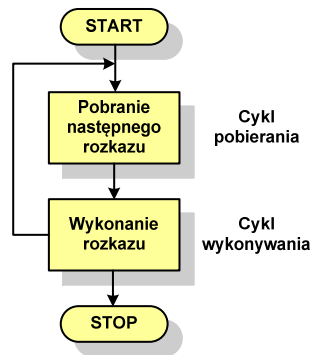
## Ogólna struktura procesora

- Główne składniki strukturalne procesora to:
  - **jednostka sterująca** - steruje działaniem procesora i pośrednio całego komputera
  - **jednostka arytmetyczno-logiczna (ALU)** - realizuje przetwarzanie danych przez komputer
  - **rejestry** - realizują wewnętrzne przechowywanie danych w procesorze
  - **połączenia procesora** - wszystkie mechanizmy zapewniające komunikację między jednostką sterującą, ALU i rejestrami.



## Działanie komputera

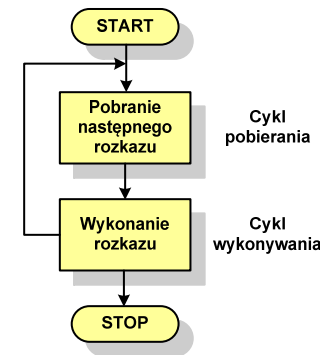
- Podstawowe zadanie komputera to wykonywanie programu
- Program składa się z rozkazów przechowywanych w pamięci
- Rozkazy są przetwarzane w dwu krokach:



- Cykl pobierania (ang. fetch):
  - odczytanie rozkazu z pamięci
  - licznik rozkazów (PC) lub wskaźnik instrukcji (IP) określa, który rozkaz ma być pobrany
  - jeśli procesor nie otrzyma innego polecenia, to inkrementuje licznik PC po każdym pobraniu rozkazu.

## Działanie komputera

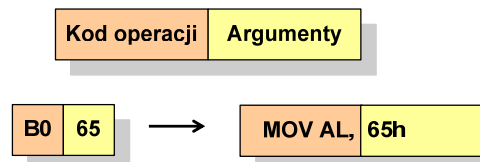
- Podstawowe zadanie komputera to wykonywanie programu
- Program składa się z rozkazów przechowywanych w pamięci
- Rozkazy są przetwarzane w dwu krokach:



- Cykl wykonywania (ang. execution):
  - pobrany rozkaz jest umieszczany w rejestrze rozkazu (IR)
  - rozkaz określa działania, które ma podjąć procesor
  - procesor interpretuje rozkaz i przeprowadza wymagane operacje.

## Działanie komputera

- Rozkaz:
  - przechowywany jest w postaci binarnej
  - ma określony format
  - używa określonego trybu adresowania
- Format - sposób rozmieszczenia informacji w kodzie rozkazu
- Rozkaz zawiera:
  - kod operacji (rodzaj wykonywanej operacji)
  - argumenty (lub adresy argumentów) wykonywanych operacji



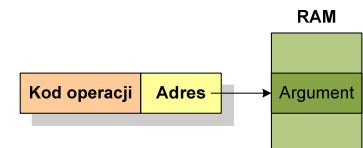
## Działanie komputera

- Tryb adresowania - sposób określania miejsca przechowywania argumentów rozkazu (operandów)
- Przykładowe rodzaje adresowania:

- natychmiastowe - argument znajduje się w kodzie rozkazu



- bezpośrednie - kod rozkazu zawiera adres komórki pamięci, w której znajduje się argument



- rejestrowe - kod rozkazu zawiera oznaczenie rejestru, w którym znajduje się argument



## Program w asemblerze

```
.model SMALL
.286
.stack 100h
.code
start:
    jmp begin

handler:
    pusha
    push ds
    pop ds
    popa
    iret

begin:
    mov ax, 0000h
    mov ds, ax
    mov di, 0070h
    lea ax, handler
```

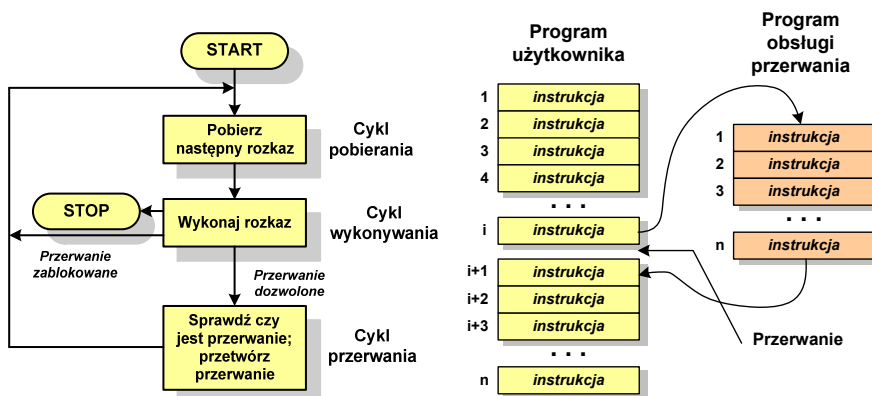
```
cli
mov [di], ax
mov [di+2], cs
sti
mov ax, 3100h
mov dx, (offset begin - offset handler)
inc dx
int 21h
end
start
```

## Działanie komputera - przerwania

- Wykonywanie kolejnych rozkazów przez procesor może zostać przerwane poprzez wystąpienie tzw. **przerwania (interrupt)**
- Przerwanie jest to **sygnał** pochodzący od sprzętu lub oprogramowania informujący procesor o wystąpieniu jakiegoś zdarzenia (np. wciśnięcie klawisza na klawiaturze)
- Bez przerwania procesor musiałby ciągle kontrolować wszystkie urządzenia zewnętrzne, np. klawiatura, port szeregowy
- Każde przerwanie posiada procedurę obsługi przerwania, która jest wykonywana w momencie jego wystąpienia
- Adresy procedur obsługi przerwania zapisane są w tablicy wektorów przerwania

## Działanie komputera - przerwania

- Implementacja przerwania wymaga dodania cyklu przerwania do cyklu rozkazu

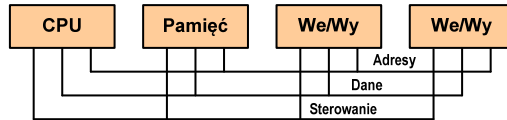


## Rodzaje przerwania

- **Sprzętowe**
  - **zewnętrzne** - sygnały pochodzące z urządzeń zewnętrznych i służące do komunikacji z nimi, np. 08H - zegar, 09h - klawiatura
  - **wewnętrzne** - wywoływane przez procesor w celu zasygnalizowania sytuacji wyjątkowych (faults, traps, aborts)
- **Programowe**
  - instrukcje programu wywołują przerwanie - tym samym wykonywana jest procedura obsługi przerwania
  - służą głównie do komunikacji z systemem operacyjnym (DOS - 21h, Windows - 2h, Linux - 80h)

## Magistrala

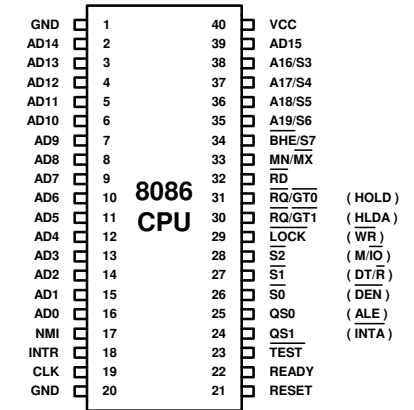
- Najczęściej stosowana struktura połączeń to **magistrala**, składająca się z wielu linii komunikacyjnych, którym przypisane jest określone znaczenie i określona funkcja



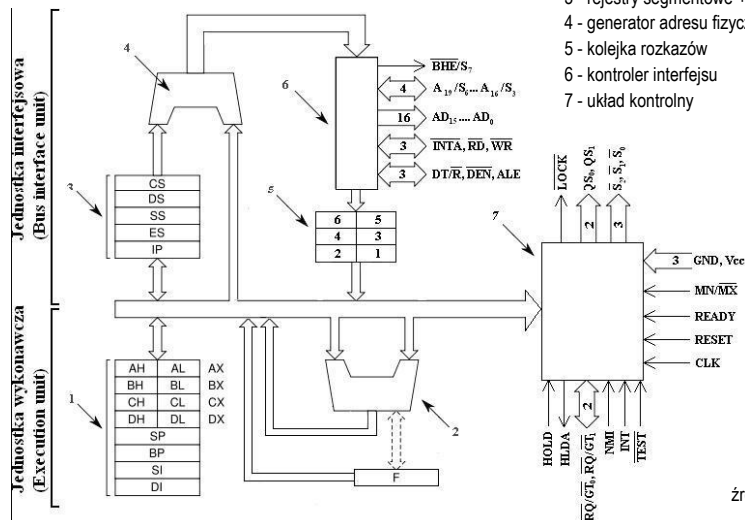
- linie danych (szyna danych)** - przenoszą dane między modułami systemu, liczba linii określa szerokość szyny danych (8, 16, 32, 64 bity)
- linie adresowe** - służą do określania źródła i miejsca przeznaczenia danych przesyłanych magistralą; liczba linii adresowych określa maksymalną możliwą pojemność pamięci systemu
- linie sterowania** - służą do sterowania dostępem do linii danych i linii adresowych

## Intel 8086

- 1978 rok
- Procesor 16-bitowy
- 16-bitowa magistrala danych
- 20-bitowa magistrala adresowa
- Adresowanie do 1 MB pamięci
- Częstotliwość: 10 MHz
- Multiplesowane magistrale: danych i adresowa
- Litografia: 3  $\mu$ m



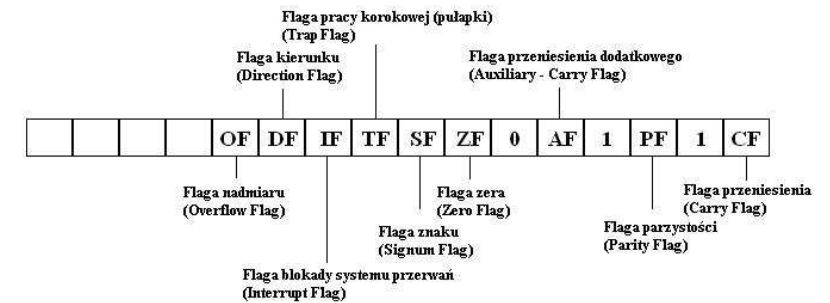
## Intel 8086



- rejstry ogólnego przeznaczenia
- ALU + rejestr znaczników (flag)
- rejstry segmentowe + licznik rozkazów
- generator adresu fizycznego
- kolejka rozkazów
- kontroler interfejsu
- układ kontrolny

źródło: wikipedia

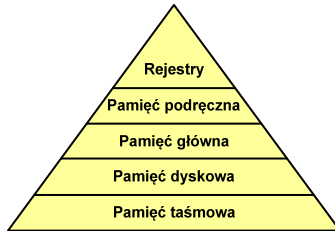
## Intel 8086 - Rejestr flag



źródło: wikipedia

## Systemy pamięci komputerowych

- W systemach komputerowych nie stosuje się jednego typu pamięci, ale **hierarchię pamięci**



- Rozpatrując hierarchię od góry do dołu obserwujemy zjawiska:
  - malejący koszt na bit
  - rosnąca pojemność
  - rosnący czas dostępu
  - malejącą częstotliwość dostępu do pamięci przez procesor

## Półprzewodnikowa pamięć główna

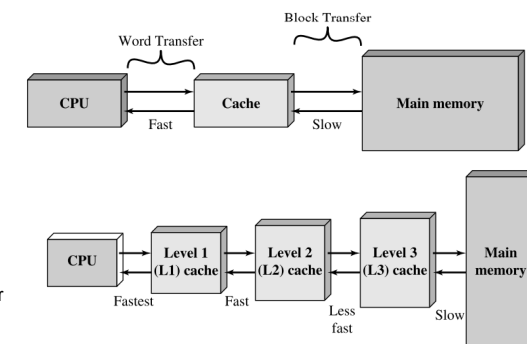
- RAM** (Random Access Memory) - pamięć o dostępie swobodnym
  - odczyt i zapis następuje za pomocą sygnałów elektrycznych
  - pamięć ulotna - po odłączeniu zasilania dane są tracone
  - DRAM** - pamięć dynamiczna:
    - przechowuje dane podobnie jak kondensator ładunek elektryczny
    - wymaga operacji odświeżania
    - jest mniejsza, gęściej upakowana i tańsza niż pamięć statyczna
    - stosowana jest do budowy głównej pamięci operacyjnej komputera
  - SRAM** - pamięć statyczna:
    - przechowuje dane za pomocą przerzutnikowych konfiguracji bramek logicznych
    - nie wymaga operacji odświeżania
    - jest szybsza i droższa od pamięci dynamicznej
    - stosowana jest do budowy pamięci podręcznej

## Półprzewodnikowa pamięć główna

- ROM** (ang. Read-Only Memory) - pamięć stała
  - pamięć o dostępie swobodnym przeznaczona tylko do odczytu
  - dane są zapisywane podczas procesu wytwarzania, pamięć nieulotna
- PROM** (ang. Programmable ROM) - programowalna pamięć ROM
  - pamięć nieulotna, może być zapisywana tylko jeden raz
  - zapis jest realizowany elektrycznie po wyprodukowaniu
- EPROM** - pamięć wielokrotnie programowalna, kasowanie następuje przez naświetlanie promieniami UV
- EEPROM** - pamięć kasowana i programowana na drodze elektrycznej
- Flash** - rozwinięcie koncepcji pamięci EEPROM, możliwe kasowanie i programowanie bez wymontowywania pamięci z urządzenia

## Pamięć podręczna (cache)

- Dodatkowa, szybka pamięć (SRAM) umieszczana pomiędzy procesorem a pamięcią główną
- Zastosowanie pamięci podręcznej ma na celu przyspieszenie dostępu procesora do pamięci głównej





Koniec wykładu nr 6

**Dziękuję za uwagę!**  
(następny wykład: 10.05.2019)